



# 日本P4ユ一ザ会 (2020/10/22)

株式会社 i D 開発部 西堀 一幹



# 目次

- 会社概要
- 発表者紹介
- モチベーション
- 探してみた
- 動かしてみた
- P4-UPFの実現に向けて
- 5G網とP4-UPF
- スループット性能
- デモ動画

## □ 株式会社iD

<<http://www.intelligent-design.co.jp/>>



## □ ネットワーク技術の研究開発を行っている会社です。

- ソフトウェア、ハードウェアの企画から設計・製造・評価まで一貫した技術を提供します。

## □ 2年ほど前からP4に関する研究開発を進めています。

- 西堀 一幹 (ニシボリ チカラ)
- e-mail: <c-nishibori@intelligent-design.co.jp>
- slack profile:  
<<https://p4users-jp.slack.com/team/UPCR6KZJ8>>

#株式会社iD

#ソフトウェアエンジニア

#日本P4ユーザ会2020

#北海道札幌市在住

- 5G利用企業の多様なニーズを叶える・・・
  - ニーズの数だけソフトウェアを開発する？
  - 莫大な開発コストがかかるため、  
ビジネスとして成立しない
- ・・・
- 同じソフトウェアを多様な環境で動かす？

**P4で実現可能な世界！！！！**

## □ P4のターゲットHW

ターゲットHW	CPU	FPGA	ASIC
装置サイズ	小型	中型	大型
利用ニーズ	ローカル5G		キャリア向け5G

## □ ASIC :

Programmable ASIC (Tofino) は、P4のガイダンス的な存在でありP4が動作することは皆さんご存じの通り。

(他製品では、Pensado DSC もP4言語に対応しているとのこと)

## □ FPGA :

NETCOPE P4などのサービスが知られており、Intel PAC N3000にデプロイした動作実績も耳にすることが多い。

## □ CPU :

あまり知られていない。

→ 小型の製品向け開発では確実に必要となってくる。





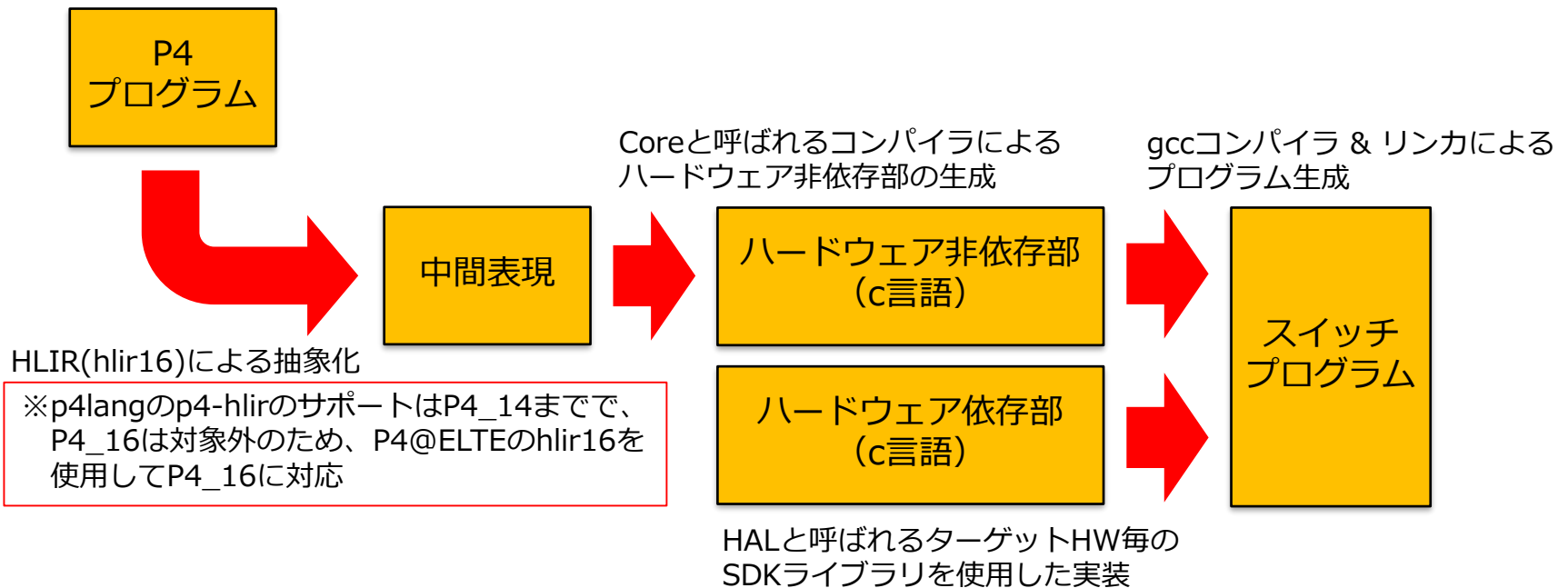
# 探してみた

- P4@ELTEのT4P4Sというものを見つけた。

公式URL : <<http://p4.elte.hu/>>

github : <<https://github.com/P4ELTE/t4p4s>>

- マルチターゲットなP4コンパイラ
- ハードウェア非依存部と依存部に分離されたアーキテクチャ



- サンプルプログラムが豊富で、スタートガイドが親切  
⇒ シンプルなP4コードをCPU上で動作させてみるのは  
ことのほか容易だった
- つまづきポイントその1：  
リアルなインタフェースを使用して外部と通信したい！  
⇒ スタートガイドに書かれているのは、コード確認用の  
仮想インタフェースを使用する実行手順のみ。。。

動作環境に合わせて実行オプションを変更することで  
実IFを使用した通信が可能に！ ※DPDKの基本知識が必要



- つまづきポイントその2：  
オリジナルのP4コードを動かそうとする！  
⇒ 欲しい機能が未サポートだったりする。。。
  - P4で使用するメソッド：  
lookahead, mark\_to\_drop, digest, clone, etc...
  - P4で使用する演算：  
ビットシフト, スライス, etc...
  - P4で使用するMatchFieldタイプ：  
ternary, range !
  - P4で使用するオブジェクト：  
counter, meter, register

※開発当初のgithub公開ソースに基づく内容となりますので、最新の公開ソースは上記内容と異なる可能性があります。

**HLIR, Core, HAL, に手を入れる(改造する)ことで対応！**

## □ つまづきポイントその3 :

M-Aテーブルのエントリ登録してみる！

⇒ P4 Control Plane (controller) が独自実装

■ 標準実装がP4RuntimeではなくT4P4S独自のC-Plane実装

⇒ T4P4S独自実装に合わせたテーブル登録は可能だけど。。。

やっぱりP4Runtimeを使いたい

同じくP4@ELTEが手掛けているP4Runtime\_GRPCPPを  
READMEの説明を元に取り込むことで解決！

諸々のつまづきを解消し、いざP4-UPFの実現へ

## □ つまづきポイントその4 :

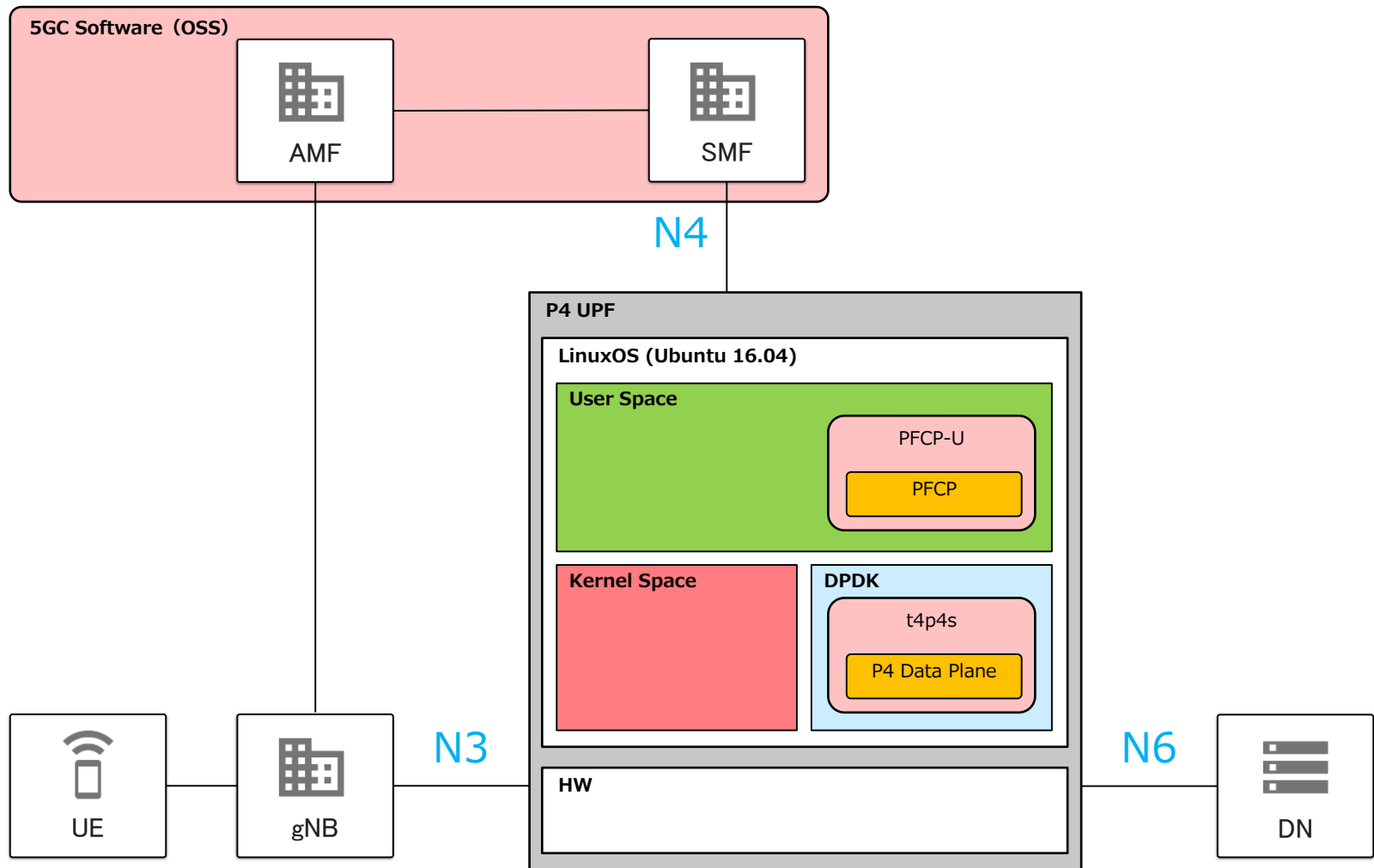
UPFとしての必要機能を実装していく！

⇒ P4の苦手ポイントが障害に。

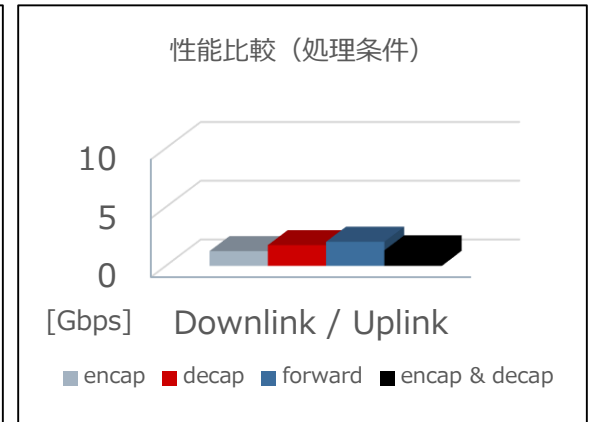
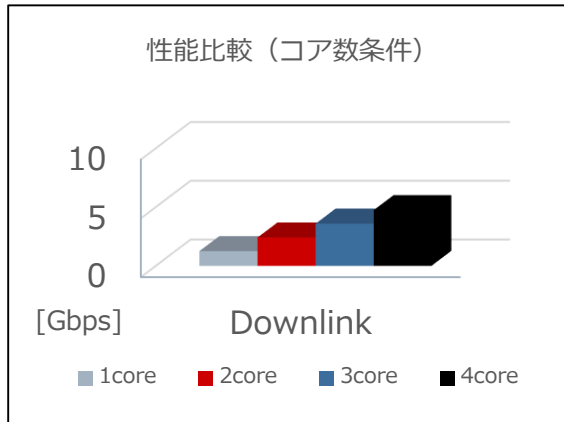
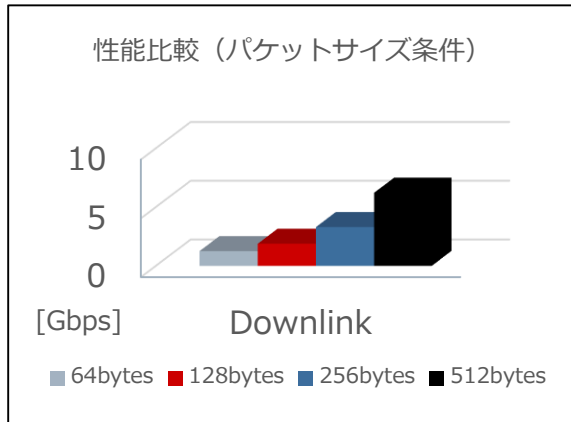
■ バッファリング（パケットの滞留処理）ができない

バッファリングの機構を実装し、P4と組み合わせる事でUPFとしての機能を形にしていくことに成功！

## 5G網構成イメージとP4-UPFのシステム構成イメージ



## スループット性能比較



## ハードウェア情報

- 機種 : HP Z440
- CPU : Intel(R) Xeon(R) CPU E5-1620 v4 @ 3.50GHz
- メモリ : 16GB
- NIC :  
Intel X710-DA4 40Gbps(10Gbps x 4 port)

## □ 1call動画

```
root@P4-UPE_box:/home/dbg/t4p4s/t4p4s(master)#
```

```
dbg@box-free5gc:~/go/src/free5gc(1box_free5gc)$
```

## □ スループット性能測定動画

### ■ Uplink & Downlink

```
| Ports 0-1 of 2 <Main Page> Copyright (c) <2010-2020>, Intel Corporation ^
Flags:Port      : P-----PCAP      :0 P-----Single    :1
Link State      : <UP-10000-FD>      <UP-10000-FD>    ---Total Rate---
Pkts/s Max/Rx   :                   1/0                   1/0                   2/0
                  Max/Tx             0/0                   0/0                   0/0
Mbits/s Rx/Tx   :                   0/0                   0/0                   0/0
```

### ■ Uplink単独

```
| Ports 0-1 of 2 <Main Page> Copyright (c) <2010-2020>, Intel Corporation ^
Flags:Port      : P-----PCAP      :0 P-----Single    :1
Link State      : <UP-10000-FD>      <UP-10000-FD>    ---Total Rate---
Pkts/s Max/Rx   :                   1/0                   1/0                   2/0
                  Max/Tx             0/0                   0/0                   0/0
Mbits/s Rx/Tx   :                   0/0                   0/0                   0/0
```

### ■ Downlink単独

```
- Ports 0-1 of 2 <Main Page> Copyright (c) <2010-2020>, Intel Corporation ^
Flags:Port      : P-----PCAP      :0 P-----Single    :1
Link State      : <UP-10000-FD>      <UP-10000-FD>    ---Total Rate---
Pkts/s Max/Rx   :                   0/0                   0/0                   0/0
                  Max/Tx             0/0                   0/0                   0/0
Mbits/s Rx/Tx   :                   0/0                   0/0                   0/0
```

